

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-350892

(43)Date of publication of application : 04.12.2002

(51)Int.Cl.

G02F 1/1345

G02F 1/13

G02F 1/133

G02F 1/1335

H04N 5/66

(21)Application number : 2002-031638

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 08.02.2002

(72)Inventor : KAMIYA KIYOSHI

(30)Priority

Priority number : 2001081985

Priority date : 22.03.2001

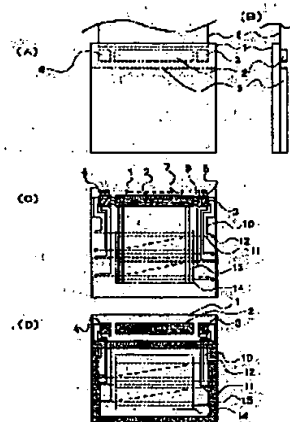
Priority country : JP

## (54) LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To downsize a glass outward form, to reduce costs, and to prevent the deterioration of picture quality, in a liquid crystal display device for a cellular phone.

**SOLUTION:** A pair of substrates are stuck together in a sealing part 15; one of the substrates has connection wiring 10 for connecting electrode driving ICs (2, 3, 4) with a scanning electrode 11 or a signal electrode 13 of the other substrate; and this connection wiring 10 and the scanning electrode 11 or the signal electrode 13 on the other substrate are electrically connected in the sealing part 15. Moreover, the connection wiring 10 is arranged in the sealing part or the inside of the sealing part or the outside thereof.



## LEGAL STATUS

[Date of request for examination]

17.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] A liquid crystal layer is pinched between the substrates of the pair which has an electrode respectively. The inside of the substrate of said pair, It is the liquid crystal display which mounts the electrode drive IC for driving each electrode in the substrate of said pair only in the one-side side of one of substrates. For said electrode [ in / it has connection wiring for connecting lamination, and said electrode drive IC and said electrode in the substrate of another side in the seal section, and / said connection wiring and the substrate of another side ], the substrate of said pair is a liquid crystal display characterized by having connected electrically in the seal section.

[Claim 2] The liquid crystal display according to claim 1 which arranges said connection wiring between the image display section prepared inside said seal section, and said seal section.

[Claim 3] The liquid crystal display according to claim 1 which arranges said connection wiring outside said seal section.

[Claim 4] The liquid crystal display according to claim 1 which arranges said connection wiring to said seal circles.

[Claim 5] The liquid crystal display according to claim 2 currently formed in the intersection of said connection wiring and the electrode in the substrate of another side more thinly than said electrode image display on the staff [ said ].

[Claim 6] The liquid crystal display according to claim 2 which has a shelter between said image display sections and seal sections.

[Claim 7] Said shelter is a liquid crystal display according to claim 6 which is the metal of low reflection.

[Claim 8] Said shelter is a liquid crystal display according to claim 6 which is black resin.

[Claim 9] Said shelter is a liquid crystal display according to claim 6 which is printed matter.

[Claim 10] The liquid crystal display according to claim 2 which does not prepare a reflecting layer between the image display section and the seal section.

[Claim 11] The liquid crystal display according to claim 2 which does not prepare a polarizing plate between said image display sections and seal sections.

[Claim 12] Said connection wiring is a liquid crystal display [ equipped with Cr layer of low reflection ] according to claim 2.

[Claim 13] The substrate of said pair is a liquid crystal display according to claim 1 characterized by being cut in said seal section.

[Claim 14] It is the liquid crystal display according to claim 1 for each electrodes in the substrate of said pair being a signal electrode and a scan electrode, and driving the signal-electrode drive IC and said scan electrode of a piece at least, since said electrode drive IC drives said signal electrode which is the scan electrode drive IC of a piece at least.

[Claim 15] Said scan electrode drive IC is a liquid crystal display according to claim 14 which is plurality, and is arranged so that said signal-electrode drive IC may be inserted.

[Claim 16] The liquid crystal display according to claim 14 which said scan electrode drive IC drives with a rocking power source.

[Claim 17] Said two or more scan electrode drives IC are liquid crystal displays according to claim 15 which are two scan electrode drives IC, and two or more [ of said scan electrode ] are arranged, it connects one scan electrode drive IC and the scan electrode arranged at odd number Motome among the two scan electrode drives IC, and connect the scan electrode drive IC of another side, and the scan electrode arranged at even number Motome.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a connection method with the electrode drive IC and scan electrode of a liquid crystal display, or a signal electrode.

[0002]

[Description of the Prior Art] The super-twisted-nematic (Following STN is called) liquid crystal display is most widely adopted as small display objects, such as a cellular-phone machine. Since the miniaturization of sheathing and enlargement of the image display section were especially asking coincidence with a cellular-phone vessel and it shone, the need of devising by liquid crystal display structure or the electrode drive IC came out. Recently, in order for the number of pixels to increase and to also display a color and gradation, what has arranged the scan electrode drive IC and the signal-electrode drive IC, respectively to two sides of the small liquid crystal panel for cellular-phone machines as well as electrode drive IC arrangement of a large-sized liquid crystal panel has appeared. However, since the symmetry of a liquid crystal panel collapses, this configuration is not liked on a design.

[0003] Then, the approach using the one chip mold electrode drive IC which made the scan electrode drive circuit, the signal-electrode drive circuit, and an image memory and a display-control circuit in one electrode drive IC, or the method of mounting all the drive circuits in the one-side side of one substrate began to be used.

[0004] The member arrangement and the wiring situation of the conventional example in the liquid crystal display which used the one chip mold electrode drive IC are explained using drawing 10 (A), (B), and (C). In drawing 10 R> 0, the electrode drive IC 62 is mounted on glass. Thus, the method of mounting the electrode drive IC on a substrate (called a chip onboard.) Moreover, in the case of a glass substrate, it is called chip-on glass, and Following COG is called. It is adopted for a while. Drawing 10 is the mimetic diagram of a liquid crystal panel which mounted the one chip mold electrode drive IC 62 by COG, and the member arrangement at the time of seeing the member arrangement at the time of seeing (A) from a transverse plane and (B) from a side face and (C) show arrangement of an electrode and a connection electrode.

[0005] Drawing 10 (A) and (B) explain member arrangement. The electrode drive IC 62, bottom glass 63, and the film 64 for connection (the following FPC called a flexible printed circuit is called) have stuck to the tooth back of upper glass 61. In addition, optical members, such as a polarizing plate, were omitted.

[0006] A wiring situation is explained in drawing 10 (C). the broken line shows the repeat here (the following — the same). On bottom glass 63, the scan electrode 65 which is an electrode shown by the dotted line is formed by ITO. The connection wiring 67 for connecting the signal electrode 66 which is an electrode, the wiring 68 for connecting with FPC64 and the scan electrode 65, and the electrode drive terminal of the electrode drive IC 62 is formed in the tooth back of upper glass 61 by ITO. The terminal side of the electrode drive IC 62 and the connection of upper glass 61 are an anisotropy electric conduction film (called an anisotropic KONDAKUTIBU film.). ACF \*\* is carried out the following. It inserted and electric connection is taken. Wiring (not shown) and wiring 68 on FPC64 have also taken connection by ACF by the connection 611 similarly. The connection wiring 67 and the scan electrode 65 are electrically connected in the connection field 610. The scan electrode drive terminal on the left-hand side of the electrode drive IC 62 is connected with the scan electrode 65 arranged in the top one half of the image display section 612; and the right-hand side scan electrode drive terminal is connected with the scan electrode 65 arranged in the bottom one half of the image display section 612. In addition, the intersection of a signal electrode 66 and the scan electrode 65 is each pixel, and the field where these pixels display an effective indicative data is equivalent to the image display section 612.

[0007] When there were few display digits, the part which mounted the electrode drive IC was made into the surface side of the image display section like the early liquid crystal display panel for cellular phones and connection wiring was installed only in the surface of the image display section, connection between the scan

electrode drive IC and a scan electrode was possible. In order to have to enlarge the pitch of the connection field 610 compared with the pitch of the connection wiring 67, a field required for connection only in the drawer from the image display section surface becomes however, less insufficient, when there are many display digits. It must stop therefore, having to take about connection wiring also from the side side of right and left of the image display section like drawing 10 (C).

[0008]

[Problem(s) to be Solved by the Invention] As for the liquid crystal display for cellular-phone machines, the miniaturization of a glass appearance is always called for as mentioned above. On the other hand, since display amount of information increased and the number of scan electrodes of a liquid crystal display increased, it is necessary to make a connection wiring field large, and the glass appearance has become large. Furthermore, although the substrate of a pair is stuck in a sealant, if physical relationship of the seal section and the connection wiring field in which a sealant is installed is not taken into consideration, concern whether productivity falls also serves as a technical problem. That is, although lamination and the approach of cutting down two or more liquid crystal displays are used in the substrate of a big pair in case a liquid crystal display is manufactured, when a connection field is established in the outside of the seal section, the cutting section for cutting down a liquid crystal display will be performed near the connection field. In the cutting section, it is easy to generate the crack of a substrate, and a foreign matter, and may have bad influences, such as an open circuit, on a connection field.

[0009] Then, the purpose of this invention is offering the liquid crystal display which devised connection with the electrode on a substrate, and arrangement of connection wiring, and miniaturized the glass appearance. It is offering the good liquid crystal display of display quality by the low price in consideration of arrangement of the electrode drive IC furthermore.

[0010]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, it is characterized by for this invention having connection wiring for connecting the electrode drive IC, a scan electrode, or a signal electrode to one of substrates for the substrate of a pair among the substrates of lamination and a pair in the seal section, and connecting the scan electrode or signal electrode in a substrate of connection wiring and another side in the seal section. Moreover, as for this electrode drive IC, it is desirable to arrange all at the one-side side of one substrate.

[0011] Furthermore, this connection wiring is characterized by arranging between the image display section and the seal section. Moreover, even if it arranges connection wiring outside the seal section, said connection wiring may be arranged to seal circles.

[0012] When arranging connection wiring between the image display section and the seal section, it is desirable to have the means which is not [ an indication. ] conspicuous and gives an ON indication of the intersection of connection wiring for scan electrodes and a scan electrode between the image display section and a seal, or is been [ a means / it ] visible and carried out. For example, the scan electrode or signal electrode which intersects connection wiring makes a crossing part thin, or while the image display section and the seal section, it may equip the substrate by the side of a check by looking with a shelter. It is desirable to install the black resin in installing the metal of a low reflection factor as this shelter etc.

[0013] In addition, equivalent effectiveness is acquired, even if it installs a reflecting plate thru/or a reflecting layer only in the image display section or installs a polarizing plate except for the part between the image display section and the seal section. When connection wiring is formed by Cr of low reflection, the connection wiring itself stops moreover, being conspicuous.

[0014] Moreover, the electrode drive IC is that the thing at least with the signal-electrode drive IC of a piece and a desirable still more desirable thing [ the scan electrode drive IC of a piece. ] at least considers as the configuration arranged so that the scan electrode drive IC may be plurality and may sandwich said signal-electrode drive IC.

[0015] Since the scan electrode is arranged two or more in that case, it is desirable to connect one scan electrode drive IC and the scan electrode arranged at odd number Motome among the two scan electrode drives IC, and to connect the scan electrode drive IC of another side and the scan electrode arranged at even number Motome. Moreover, the scan electrode drive IC is characterized by driving with a rocking power source.

[0016]

[Embodiment of the Invention] The gestalt of implementation of invention is explained below [the gestalt of the 1st operation]. Drawing 1 explains arrangement of a member, and the description of wiring on a substrate. Drawing

1 is the mimetic diagram of a liquid crystal display, and member arrangement when (A) sees from a transverse plane, and (B) show wiring concerning [ the member arrangement at the time of seeing from a side face and (C) concerning electrode wiring / (D) ] a scan electrode. As (A) of drawing 1 and (B) showed, the signal-electrode drive IC 2 and the scan electrode drive ICs 3 and 4 which are the electrode drive IC were installed in the tooth back of the upper glass 1 which is a substrate, and the bottom glass 5 and FPC6 which are the substrate of further others have stuck to it. In addition, optical members, such as a polarizing plate, were omitted. The surface of upper glass 1 is a mounting field by COG. As the signal-electrode drive IC 2 was inserted here, the scan electrode drive 4 and ICs 3 on either side has arranged.

[0017] The description of wiring is described in drawing 1 (C). Upper glass 1 and bottom glass 5 are stretched by the sealant in the seal section 15, and the liquid crystal layer is \*\*\*\*(ed) between up-and-down glass. Since the scan electrode 11 was formed on bottom glass 5, the dotted line showed it. The wiring 7 for taking connection between a signal electrode 13, and the signal-electrode drive IC 2 and an external circuit, the wiring 8 for the rocking power sources of the scan electrode drive 3 and ICs 4, the wiring 9 between the signal-electrode drive IC 2 and the scan electrode drive 3 and ICs 4, and the connection wiring 10 from the scan electrode drive terminal of the scan electrode drive 3 and ICs 4 to the scan electrode 113 are formed in the tooth back of upper glass 1 by ITO.

[0018] The signal-electrode drive terminal (not shown) is arranged the lower side of the signal-electrode drive IC 2, and is soon connected with the signal electrode 13 with ITO wiring on upper glass 1. In the upper limit side of upper glass 1, there is a FPC connection of wiring 7 and 8 and these have arranged. The wiring 8 of three of the scan electrode drive 3 and ICs 4 supports the rocking power sources VDD, VCC, and VSS. Wiring 9 is outputted to the scan electrode drive 3 and ICs 4 from the signal-electrode drive IC 2, and shows that wiring 9 can classify three lines into three sorts. One corresponds to the pause electrical potential difference  $V_m$  used as the grand level of a liquid crystal drive, and one more corresponds to the system powers  $V_{dl}$  and  $Gnd$  for operating the level shifter in the rocking power source IC 3 and 4. One remaining corresponds to the control signal which consists of clock signal LOAD, start signal FR, the polar control signal DF and a reset signal, and a pause control signal. In addition, the signal-electrode drive IC 2 has an image memory and a display-control circuit, and is controlling the scan electrode drive 3 and ICs 4.

[0019] The connection wiring 10 is the connection field 12 in the seal section 15, and is electrically connected with the scan electrode 11. ACF is used for the seal section 15. At this time, the connection field 12 is located on the outside of the connection wiring 10, in view of the image display section 14. The scan electrode drive terminal (not shown) of the scan electrode drive 3 and ICs 4 is arranged to the edge side of upper glass 1 the image display section 14 side. It connects with the left-hand side scan electrode drive IC 4, and 1, 3 and 5 of the image display section 14, and the scan electrode 11 of eye — watch are. Similarly, it connects with the right-hand side scan electrode drive IC 3, and 2, 4 and 6 of the image display section 14, and the scan electrode 11 of eye — watch are. Thus, it will be connected with separate scan electrode drive IC, and it is hard the individual difference of scan electrode drive IC coming being conspicuous in an adjacent scan electrode, when two scan electrode drives IC are used for the both sides of the signal-electrode drive IC by connecting the scan electrode drive IC of another side with the scan electrode arranged at odd-number Motome, and one scan electrode drive IC and the scan electrode arranged at even-number Motome.

[0020] In drawing 1 (D), explanation of wiring in connection with the scan electrode 11 is added. The connection wiring 10 currently pulled out from the scan electrode drive IC 3 passes along between the inside 15 of the seal section 15, i.e., the seal section, and the image display sections 14. And it has connected with the scan electrode 11 in the connection field 12 in the seal section 15. Since there is no wiring in the outside of the seal section 15 and the upper substrate and the bottom substrate are cut in the seal section, the appearance of upper glass 1, and right and left of the seal section 15 and the appearance of the lower side are in agreement.

[0021] Usually, in manufacturing a liquid crystal display, it creates two or more liquid crystal cells which cut down the substrate of a large-sized pair in the seal section in lamination and each part, and were already stuck in the seal section. Thus, if it cuts in the seal section, the appearance tolerance when separating the liquid crystal cell of a single individual from big glass (mother glass) will become small. If a blemish is given to glass, a few is separated from the seal section when using the equipment (called a scribe) which breaks the glass, for example, only upper glass is broken, an about 0.5mm chip will arise in general in each side. On the other hand, with the gestalt of this operation, since there is the seal section 15, a chip is set to less than 0.1mm. Since the field which arranges the connection wiring 10 only at this rate can be made small, the appearance of a liquid crystal display can be made small.

[0022] In drawing 2, the description of the wiring configuration of the connection field 12 circumference is explained. Drawing 2 is the enlarged drawing of ITO wiring of the connection field 12 circumference. In addition, it is shown that drawing 1 used all over drawing and in explanation and a common number are the same members (the following — the same). The edge 202 of the connection wiring 10 shown as the continuous line serves as the connection field 12 by the side of upper glass 1. The edge 203 of the scan electrode 11 shown by the dotted line is the connection field 12 by the side of bottom glass 5. In the intersection of the scan electrode 11 and the connection wiring 10, the scan electrode 11 has the thin part 204. Moreover, the scan electrode 11 is thick in the image display section 14 — it has partial 205. Thus, the scan electrode 11 is thinly formed rather than the inside of the image display section 14 except the image display section. The pitch of the connection wiring 10 is 40 micrometers, and it set square [ of the area of the connection field 12 / 0.1 ] to mm.

[0023] Although the scan power-source drive 3 and ICs 4 indicated that it was driving with the rocking power sources VDD, VCC, and VSS in explanation of drawing 1 (C), the reason for having adopted the rocking power source is for making the scan electrode drive 3 and ICs 4 miniaturize. Then, the rocking power source used with the gestalt of this operation by drawing 3 is explained.

[0024] Drawing 3 is the wave form chart of a rocking power source. The polar control signal DF which the signal-electrode drive IC 2 created is a signal which controls the polarity of an alternating current drive of a liquid crystal display, and is reversed periodically. This is operating by the system power supplied from an external circuit, and the bottom is [ an electrical potential difference Vdl and the bottom of the logic amplitude ] the grand electrical potential differences Gnd. The rocking power sources VDD, VCC, and VSS are created by magnification and the electrical-potential-difference clamp of this polar control signal DF. The electrical potential differences Gnd, Vm, and Vdl shown by the dotted line, Vcol, and Vh are a grand electrical potential difference, a pause electrical potential difference, the electrical potential difference of system power, the electrical potential difference of a signal-electrode drive top, and a high voltage for selection pulses, respectively. The upper rocking power source VDD has the polar control signal DF and a reversal relation by the square wave. This wave-like peak price is an electrical potential difference Vh, and the minimum value is an electrical potential difference Vcol. The rocking power source VCC for logic is the square wave of the shape of the rocking power source VDD and isomorphism, and the maximum voltage is clamped by the electrical potential difference Vdl. The rocking power source VSS which is equivalent to the gland of a rocking electrical power system similarly is the square wave of the shape of the rocking power source VDD and isomorphism, and the maximum voltage is clamped by the grand electrical potential difference Gnd.

[0025] Although the pause electrical potential difference Vm does not have direct relation in a rocking power source here, since it is the reference voltage of a liquid crystal panel drive, it shows clearly. Moreover, the pause electrical potential difference Vm is the mean value of the electrical potential difference Vcol of a signal-electrode drive top, and the electrical potential difference Gnd (the grand electrical potential difference is used as an electrical potential difference of the signal-electrode drive wave bottom) of the signal-electrode drive bottom. The electrical potential difference Vdl of system power is 2.5V. Moreover, with this operation gestalt, the number of scan electrodes is 128 and the alt.pre SHUKO technique (Following APT is called) which is the electrical-potential-difference equalizing method proposed first is used. This approach creates the drive wave of a pixel combining the signal-electrode drive wave of the selection pulse of the high voltage outputted from a scan electrode drive circuit, and the low battery outputted from a signal-electrode drive circuit. Then, in general, 3V and the pause electrical potential difference Vm are become to 1.5V, and the high voltage Vh has become [ the electrical potential difference Vcol of the top for a signal-electrode drive ] about 15V.

[0026] In drawing 4, relation with an electrode drive wave is explained to be the control signal which the signal-electrode drive IC 2 creates. Drawing 4 R> 4 is a control signal and the wave form chart of an electrode drive wave. Clock signal LOAD, start signal FR, and the polar control signal DF are control signals which the signal-electrode drive IC 2 outputs, and a logic level is the electrical potential difference Vdl and the grand electrical potential difference Gnd of system power. Although the output wave COLm of the m-th signal-electrode drive terminal in the signal-electrode drive IC 2 is a binary wave, the bottom has an electrical potential difference Vcol and the bottom has the grand electrical potential difference Gnd. The pause electrical potential difference Vm is the intermediate voltage of an electrical potential difference Vcol and the grand electrical potential difference Gnd as mentioned above. As for the upper rocking power source VDD, the high voltage Vh and the minimum electrical potential difference have [ a maximum voltage ] the polar control signal DF and a reversal relation on an electrical potential difference Vcol. The rocking power source VCC for logic and the rocking power source VSS for glands were omitted. The drive wave of 1, 2, and the 3 or 4th scan electrodes ROW0, ROW1, ROW2, and ROW3 has a

selection pulse in each selection period, and the remaining periods serve as the pause electrical potential difference  $V_m$ . Each scan electrode scan electrodes ROW0, ROW1, ROW2, and ROW3 are connected with 64th output terminal OUT63L in the left-hand side scan electrode drive IC 4, 1st output terminal OUT0R in the right-hand side scan electrode drive IC 3, 63rd output terminal OUT62L in the left-hand side scan electrode drive IC 4, and 2nd output terminal OUT1R in the right-hand side scan electrode drive IC 3, respectively.

[0027] In order to control the scan electrode drive 3 and ICs 4 which operates with the rocking power sources VDD, VCC, and VSS, electrical-potential-difference conversion of clock signal LOAD of a system power system, start signal FR, and the polar control signal DF is carried out at a rocking electrical power system by the level shifter built in the rocking power source 3 and ICs 4. This electrical-potential-difference conversion steps on two steps as follows. First, the level shift of each control signal LOAD, and FR and DF is carried out so that high level may become the rocking power source VSS for glands in an electrical potential difference  $V_{dl}$  and a low level. Next, a level shift is carried out so that it may become the rocking power source VCC for logic in high level, and the rocking power source VSS for glands in a low level. Consequently, the level shift of the control signal LOAD of a system power system, and FR and DF is carried out to the rocking electrical power system which are the rocking power source VCC for logic in high level, and the rocking power source VSS for glands in a low level. Within the scan electrode drive IC, since the potential difference of the rocking power source VCC for logic and the rocking power source VSS for glands is regularity (2.5V) in a small value, a low-battery circuit is used for the control logical circuit of the scan electrode drive 3 and ICs 4.

[0028] Since the liquid crystal display of the gestalt of this operation is a line sequential drive, the indicative data of the  $m$ -th signal electrode changes synchronizing with the falling edge of clock signal LOAD. At this time, the signal-electrode drive wave COL $m$  serves as an indicative data and exclusive OR of the polar control signal DF.

[0029] The scan electrode drive 3 and ICs 4 will generate the selection timing of a scan electrode in order synchronizing with the falling edge of clock signal LOAD, if it detects that start signal FR became high-level. At this time, on the basis of the timing for this start, the left-hand side scan electrode drive IC 4 outputs a selection pulse to 0, 2, 4, and — period (an even number period, reverse order selection), and the right-hand side scan electrode drive IC 3 outputs a selection pulse to 1, 3, 5, and — period (an odd number period, right order selection). Moreover, the output terminal of the scan electrode drive 3 and ICs 4 is functioning as a switch which chooses one electrical potential difference from three electrical potential differences, the upper rocking power source VDD, the rocking power source VSS for glands, and the pause electrical potential difference  $V_m$ . When the polar control signal DF of each output terminal is high-level in a selection period and the rocking power source VSS and the polar control signal DF are low level, the rocking power source VDD is outputted. Moreover, in the period which does not choose a scan electrode, each output terminal outputs the pause electrical potential difference  $V_m$ . The 0th period, since the polar control signal DF is high-level, the rocking power source VSS is outputted to the 1st scan electrode ROW0. At this time, since rock and the rocking power source VSS is in the bottom, the voltage waveform which appears in the scan electrode ROW0 turns to a selection pulse (negative polarity) with the big amplitude down. Similarly, with the 1 or 2nd period, the selection pulse of negative polarity appears in the drive wave of the 2 or 3rd scan electrodes ROW1 and ROW2. Since the polar control signal DF is reversed with the 3rd period, the selection pulse of straight polarity (peak value is  $V_h$ ) appears in the 4th scan electrode ROW3.

[0030] As for the high-voltage section of the scan electrode drive 3 and ICs 4 which uses a rocking power source, the electrical potential difference (equal to  $V_h$ ) of the difference of the rocking power sources VDD and VSS is impressed. On the other hand, the selection pulse of straight polarity and negative polarity serves as a value of  $V_h - V_m$  focusing on the pause electrical potential difference  $V_m$ . thus — the scan electrode drive 3 and ICs 4 driven with a rocking power source — selection pulse amplitude ( $2 \times (V_h - V_m)$ ) — the half electrical potential difference ( $V_h$ ) is impressed mostly. Consequently, the scan electrode drive 3 and ICs 4 which pressure-proofing equal to selection pulse amplitude drives with a rocking power source compared with the required scan electrode drive IC can reduce pressure-proofing by half, and about 1/4 of area is set to 4. Moreover, to start signal FR, in order to attain an alternating current drive, the polarity-reversals signal DF needs to set up a reversal period so that a phase may shift per frame. The drive wave of each pixel takes a difference the scan electrode drive wave-like of the pixel, and signal-electrode drive wave-like.

[0031] As for the liquid crystal layer of the intersection in the connection wiring 10 linked to the scan electrode 11 and scan electrodes other than this scan electrode 11, an electrical potential difference is impressed. This is explained as behavior in the intersection of the  $n$ -th scan electrode 11 and the connection wiring 11 of eye watch ( $n+2$ ). Since the connection wiring 10 of eye watch is the pause electrical potential difference  $V_m$  in this period

when the n-th scan electrode 11 is chosen first (n+2), the electrical potential difference equivalent to a selection pulse is impressed to this intersection. Next (n+2), in the timing as which the scan electrode 11 of eye watch is chosen, while the pause electrical potential difference  $V_m$  is impressed to the n-th scan electrode 11 (n+2), a selection pulse is impressed to the connection wiring 10 of eye watch. So, the electrical potential difference which is equivalent to a selection pulse again is impressed to this intersection. Thus, this intersection will be chosen twice in an one-frame period, and an intersection will be in an ON display condition.

[0032] Since the scan electrode 11 of an intersection is made thin and area is made small as drawing 2 showed, even if it will be in this ON display condition, although it is made hard to be conspicuous, the means which make it hard to be conspicuous [ in this ON display condition ] still more effectively is explained in drawing 5.

[0033] Drawing 5 (a) is the top view of the liquid crystal display in which the example which installed the shelter is shown as a means which is not in sight and carries out whether it is not conspicuous and an ON indication of the intersection of the connection wiring 10 for scan electrodes and the scan electrode 11 is given. With the gestalt of this operation, it gave at least the shelter 51 between the image display section 14 and the seal section 15. Here, the resin of nontransparent nature was printed as a shelter 51 on the outside of the image display section 14. This is an effective approach also in a reflective mold liquid crystal display or a transparency mold liquid crystal display. Although the shelter 51 was also given to the seal section 15 of the substrate by the side of a check-by-looking person in this example, as long as it has installed such [ between the image display section 14 and the seal section / at least ] printed matter, in view of the check-by-looking person side, printed matter may be installed anywhere.

[0034] Drawing 5 (b) is the important section sectional view of drawing 5 (a). At the edge on either side, printed matter 50, a polarizing plate 52, upper glass 1, the seal section 15, and bottom glass 5 are carrying out the laminating to sequence as a shelter 51 from the top. Printed matter 50 is screen-stenciled to a polarizing plate 52. Moreover, resin may be installed by well-known options, such as an electrodeposition process.

[0035] As other shelters, the Black matrix may be installed between the image display section and the seal section 15 at least. Drawing 5 (c) explains this. Drawing 5 (c) is the important section sectional view of drawing 5 (a), and arranges the Black matrix 54 as a shelter. At the edge on either side, a polarizing plate 52, upper glass 1, the seal section 15, and bottom glass 5 are carrying out the laminating to sequence from the top. The Black matrix 54 on the inferior surface of tongue of upper glass 1 exists as a shelter 51 between the image display section 14 and the seal section 15. With the gestalt of this operation, the Black matrix 54 is formed with the metal of low reflection, and it is displayed black that it checks by looking from an upper glass side. In addition, that to which the laminating of a polarizing plate and the phase contrast plate is carried out may be used for the polarizing plate 52 used by drawing 5 (b) and drawing 5 (c).

[0036] Even if it removes the reflecting layer between the image display section 14 and a seal 15 with a reflective mold liquid crystal display as other means, an ON display stops being able to be visible easily. That is, a reflecting layer is prepared only in the image display section. Drawing 6 (a) and drawing 6 (b) explain this. Drawing 6 (a) is the top view of a liquid crystal display to show arrangement of the image display section 14 and the seal section 15. Drawing 6 (b) is the important section sectional view of the liquid crystal display which made it hard to be to remove a reflecting layer and visible [ in an ON display ] between the image display section 14 and a seal 15.

[0037] As shown in drawing 6 (b), in the image display section 14, it is installed from a top with a polarizing plate 52, upper glass 1, a reflecting layer 53, and bottom glass 5, and has become a polarizing plate 52, upper glass 1, the seal section 15, and bottom glass 5 from the top at the edge of the right and left which are parts other than image display section 14. While the polarizing plate 52 has spread to the edge of upper glass 1, the reflecting layer 53 is the same configuration as the image display section 14. Thus, if a reflecting layer 53 is arranged only in the same location as the image display section 14, a check-by-looking person cannot check any reflected lights other than image display section 14 by looking, but the ON display which is between the image display section and the seal section as a result will stop being able to be visible easily. With the gestalt of this operation, although the reflecting layer 53 has been arranged on the top face of bottom glass 5, even if it forms a reflecting plate only in the same location as the image display section 14 on the inferior surface of tongue of bottom glass 5, same result is brought.

[0038] Moreover, a means by which a polarizing plate is not installed between the image display section 14 and a seal 15 can also be used. Drawing 6 (c) explains this. Drawing 6 (c) is the important section sectional view of drawing 6 (a) which made it hard to be to make the image display section 14 and a polarizing plate 52 into the shape of isomorphism, and visible in an ON display. As shown in drawing 6 (c), in the image display section 14, it is installed from a top with a polarizing plate 52, upper glass 1, a reflecting layer 53, and bottom glass 5, and has



become upper glass 1, the seal section 15, a reflecting layer 53, and bottom glass 5 from the top at the edge of the right and left which are parts other than image display section 14. In addition, although the reflecting layer 53 has spread to the about 15 seal section, if a polarizing plate will not be installed in any parts other than image display section 14 if a polarizing plate 52 is arranged only in the same location as the image display section 14 that is, a check-by-looking person cannot check any reflected lights other than image display section 14 by looking, but the ON display which is between the image display section and the seal section as a result stops being able to be visible easily.

[0039] Next, another means which make it hard to be visible in an ON display is explained using drawing 7. Drawing 7 is the upper right of drawing 1 (D), and an enlarged drawing near the lower right. The same sign is used about the member which becomes being the same as that of drawing 1. Arrangement of the electrode drive IC is the same as arrangement of each electrode drive IC in drawing 1 (D). The connection wiring 10 from the scan electrode drive terminal of the scan electrode drive 3 and ICs 4 to the scan electrode 11 is formed by ITO as drawing 1 explained. The connection between the scan electrode 11 and the connection wiring 10 is electrically connected in the connection field 202 established in seal circles.

[0040] In drawing 7, a signal electrode 13, the connection wiring 10, and the solid pattern space C3 are formed in the field by the side of the liquid crystal layer of upper glass. The scan electrode 11 (dotted-line section) is formed in the field by the side of the liquid crystal layer of bottom glass. Each intersection of a signal electrode 13 and the scan electrode 11 is a pixel, and the whole pixel is the image display section. a signal electrode — 13 — setting — a seal (not shown) — image display — the section — between — a field — and — image display — circles — a pixel — a pixel — a boundary — the section (between [ C2 ] pixels) — \*\*\*\* — low — reflection — chromium — (— Cr —) — a layer — forming — ITO — Cr — a layer — a laminating — carrying out — having made. Therefore, in the pixel section C1, it is only ITO. Except for the connection field 202, ITO and low reflective chromium are carrying out laminating arrangement of the connection wiring 10 between a seal and the image display section. Moreover, width of face is thick near the connection field 202, and the connection wiring 10 is electrically connected with the scan electrode 11 in the connection field 202 through the electric conduction particle which exists in a seal. Moreover, at drawing 7, although the five connection wiring 10 is illustrated, it cannot be overemphasized that the number of connection wiring is determined by the number of pixels.

[0041] The solid pattern space C3 made in the low reflective chromium layer was formed in the bottom section circumference of the image display section, i.e., the field to which neither a signal electrode 13 nor the connection wiring 10 exists. In addition, low reflective chromium is the metal currently used as a Black matrix in order to prevent the optical leakage between pixels from the former.

[0042] As mentioned above, in the liquid crystal layer side of upper glass, the low reflective chromium layer was formed in the field between the image display section and a seal except for the clearance between a signal electrode 13 or the connection wiring 10, and the unnecessary ON display by the connection wiring 10 is covered by this low reflective chromium layer. Moreover, if there is no low reflective chromium layer in the solid pattern space C3, the blacking wash of the solid pattern space C3 will differ from the blacking wash of the field of the connection wiring 10 with a low reflective chromium layer, and display quality will be spoiled. Then, the low reflective chromium field is established also in the field between the image display sections other than the field of the connection wiring 10, and a seal. Since the connection wiring 10 sets width of face to about 50 micrometers from 20 micrometers in many cases, resistance from the drive electrode IC to the scan electrode 11 tends to become large. Since deformation of the scan electrode 11 of a drive wave will also become large if this resistance becomes large, image quality degradation, such as a cross talk, becomes a problem. Since sheet resistance is about 1/10 compared with ITO, low reflective chromium has effectiveness also in resistance reduction of connection wiring. Moreover, a low reflective chromium field is prepared also between [ C2 ] the pixels on a signal electrode; and since the optical leakage between pixels is reduced, contrast improves. In addition, since the low reflective chromium field between [ C2 ] this pixel is formed in the low reflective chromium layer and coincidence which were prepared between the seal section and the image display section, it is advantageous on manufacture.

[0043] The gestalt of other operations is shown in [gestalt of the 2nd operation] drawing 8. The same sign is used about the member which becomes being the same as that of drawing 1. Arrangement of the electrode drive IC of drawing 8 is the same as arrangement of each electrode drive IC in drawing 1 (D). The signal electrode was omitted although the scan electrode 11 was illustrated all over drawing. The scan electrode drive IC is driven according to a rocking power source as drawing 1 explained. The connection wiring 10 from the scan electrode drive terminal of the scan electrode drive 3 and ICs 4 to the scan electrode 11 is formed in the seal section 15 by ITO. In drawing 8, since connection wiring is installed in seal circles compared with drawing 1 (D), the appearance

of a liquid crystal display can be slightly made small. Moreover, it is not necessary to provide the means which make it hard to be visible in the ON display when installing connection wiring between the image display section 14 and the seal section 15.

[0044] Drawing 9 is the application of drawing 8. The connection wiring 10 is installed in both the seal section 15 and the image display section 14 in the seal section 15. If the number of pixels increases, connection wiring will also increase in connection with it, but if the number of connection wiring increases, installing only in seal circles will become difficult. Like drawing 9 R> 9, if the connection wiring 10 is installed also in the outside of the image display section in the seal section 15, more connection wiring can be installed. Moreover, when the connection wiring 10 is installed also between the image display section 14 and the seal section 15 in this way, as the gestalt of previous operation showed, it is good to provide the means which make it hard to be visible in an ON display.

[0045] The gestalt of other operations is explained in [gestalt of the 3rd operation] drawing 10 (D). Explanation of wiring in connection with the scan electrode 65 is added. The seal 69 encloses the image display section 612. The intersection of the scan electrode 65 and the connection wiring 67 is the connection field 610, and exists in the seal section 69. Since the anisotropy electric conduction grain is mixed in the seal section 69, the scan electrode 65 and the connection wiring 67 are connected in this connection field 610. The connection wiring 67 for the scan electrode drive terminals of the bottom in the electrode drive IC 62 is connected with the scan electrode 65 in the connection field 610 of the surface of the seal section 69. The connection wiring 67 for the scan electrode drive terminals of the top in the electrode drive IC 62 is connected with the scan electrode 65 in the connection field 610 in the left part (or right-hand side) of the seal section 69.

[0046] In drawing 10 (D), it differs from drawing 1 (D) in that connection wiring is installed outside the seal section. Although the appearance of a liquid crystal display becomes large slightly since connection wiring is installed outside the seal section compared with drawing 1 R> 1 (D), it is not necessary to provide the means which make it hard to be visible in the ON display when installing connection wiring between the image display section and the seal section.

[0047] With the gestalt of the operation indicated here, although the example which arranges a signal electrode and connection wiring to the substrate which installed the electrode drive IC, and connects this connection wiring and a scan electrode to it was shown, for example, a scan electrode and connection wiring are arranged to the substrate installed in the electrode drive IC, and even if it is the case where this connection wiring and signal electrode are connected, equivalent effectiveness is acquired.

[0048]

[Effect of the Invention] By connecting a scan electrode or a signal electrode, and connection wiring in the seal section, wiring fields can be reduced and the large image display section can be taken. Moreover, on the substrate in which the signal electrode was formed, the wiring fields of a seal outside were reducible by installing connection wiring between the image display section and the seal section. Consequently, it is effective in the ability to attain the miniaturization of a substrate form.

[0049] Moreover, although logic processing and memory increased by the advancement of a function and the detailed manufacture process was required for the electrode drive IC of a one chip mold, since the display digit increased on the other hand, driver voltage went up and the manufacture process for high pressure-proofing is also needed. The price rose remarkably by the yield fall accompanying a production process with the long one chip mold electrode drive IC which needs these manufacture processes that are different from each other, and large-area-izing. A cost cut can be attained by the improvement in the yield by production process compaction of the scan electrode drive IC, and the miniaturization of the scan electrode drive IC and the signal-electrode drive IC by dividing the one chip mold electrode drive IC into the scan electrode drive IC and the signal-electrode drive IC. Since the signal-electrode drive IC can be manufactured only in a low-battery process if it is furthermore an APT drive, the production process of the signal-electrode drive IC can also be shortened sharply, and can attain a big cost cut. Since the scan electrode drive IC can be miniaturized if the scan electrode drive IC is furthermore driven with a rocking power source, the cost can be cut down further.

[0050] Since the electrode drive IC is an expensive part in a liquid crystal display, this cost cut can say that the cost cut of a liquid crystal display is influenced greatly. Moreover, since the COG mounting method can arrange the image display section which is the assembly of detailed wiring, and the connection field with a detailed terminal pitch of the electrode drive IC on the same substrate, it can lower an overall manufacturing cost. As mentioned above, in addition to the effect of the invention indicated previously, the simpler electrode drive IC can be used for this invention, and there is effectiveness that the cost cut of a liquid crystal display can be attained in it.

[0051] When connection wiring is installed inside the seal section as mentioned above, the intersection with connection wiring for a scan electrode and other scan electrodes will be in an ON display condition. By not being conspicuous and carrying out this part, it becomes possible to prevent overall image quality degradation. Furthermore by capacity coupling of an intersection, an unnecessary noise will take a scan electrode. For this reason, by making a scan electrode thin in the intersection of connection wiring and a scan electrode, and reducing capacity coupling, the noise which takes a scan electrode decreases and image quality degradation can be made small.

[0052] Moreover, even if it prepares a shelter in the part except the image display section or installs a polarizing plate or a reflecting plate only in the image display section, it can be made hard to be similarly visible in an ON display condition. Furthermore, even if it installs a low reflective chromium layer in addition to the pixel section, it is made hard to be visible in an ON display condition, and contrast with the pixel section also improves.

[0053] Moreover, when carrying out scan electrode disposition to right and left of the image display section, the drive capacity difference of the scan electrode drive IC may be conspicuous. To the scan electrode drive IC on either side, if a scan electrode is connected by turns, this drive capacity difference will stop being able to be visible easily, and image quality degradation will be pressed down and put. As mentioned above, the effectiveness of pressing down image quality degradation is also produced.

[0054] Even if it arranges two or more two or more signal-electrode drives IC among the two scan electrode drives IC, such as a case of the liquid crystal display which has the long image display section in a longitudinal direction, the effectiveness about an above-mentioned miniaturization and above-mentioned cost cut of a glass appearance is acquired. Moreover, it is the same even when the scan electrode drive IC is three or more pieces. It is the same also by the approach (referred to as TAB, TCP, COF, etc.) of mounting the electrode drive IC on a film. Moreover, the same effectiveness is acquired even if connection wiring between the image display section and a seal is some of all connection wiring.

[0055] In addition, although the combination of a rocking power-source method and APT has explained, since it is effective in a cost cut when the driver voltage of the signal-electrode drive IC is low compared with the driver voltage of the scan electrode drive IC, the same effectiveness is acquired also by the drive approach (MLA: multi-line addressing, MRA: multi-low addressing, MLS: called multi-line selection etc.) which chooses two or more scan electrodes to 1 time of selection timing in a STN liquid crystal display, for example. Since an electrical potential difference required for the scan electrode drive IC on rated bias conditions becomes half [ of an electrical potential difference required of APT ] (the electrical potential difference in the case of a rocking power source thru/or electrical potential difference of IAPT) when choosing four scan electrodes as coincidence, if it is about 100 figures, it is about 15V too. On the other hand, since the maximum electrical potential difference required for the signal-electrode drive IC becomes twice APT, it is at least 6V too and it can be driven by the low battery. It becomes possible to lower the price of the electrode drive IC by the approach of this invention also in this case.

[0056] In order to make each pixel turn on a nonlinear device similarly with the liquid crystal display which attached nonlinear resistance components, such as an MIM component (metal insulator metal), the pulse of the high voltage is added to the scan electrode. On the other hand, the electrical potential difference impressed to a signal electrode is at least 6V. It becomes possible to lower the price of the electrode drive IC also in this case.

[0057] The signal-electrode drive IC which has memory, and a control function and various power sources has explained. The signal-electrode drive IC and two scan electrode drives IC which have only a signal-electrode drive function may be put in order and mounted in a liquid crystal panel, and the power circuit which performs the graphic controller which has memory and a display-control function, and various kinds of power control may be arranged to an external circuit. In this case, the price of the signal-electrode drive IC becomes a remarkable low thing. Moreover, the effectiveness that the signal-electrode drive IC can make glass size small in that [ small (shorter side is shortened) ] is also added.

[0058] moreover, it comes out, and when [ in which two or more liquid crystal displays are cut down from a large-sized substrate ] having established the connection field which connects electrically the scan electrode in connection wiring and the substrate of another side, or a signal electrode in seal circles, it cannot have the effect of the fragment at the time of cutting, a crack, etc. on a connection field, and good cutting can be performed.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** (A) The member plot plan in the gestalt of operation of this invention, the (B) sectional view, (C) wiring top view, (D) wiring top view.

**[Drawing 2]** The enlarged drawing of the connection field in the gestalt of operation of this invention.

**[Drawing 3]** The wave form chart of the rocking power source in the gestalt of operation of this invention.

**[Drawing 4]** The control signal in the gestalt of operation of this invention, and the wave form chart of an electrode drive wave.

**[Drawing 5]** (a) The top view of the liquid crystal display in the gestalt of operation of this invention, the sectional view of the (b) liquid crystal display, the sectional view of the (c) liquid crystal display.

**[Drawing 6]** (a) The top view of the liquid crystal display in the gestalt of operation of this invention, the sectional view of the (b) liquid crystal display, the sectional view of the (c) liquid crystal display.

**[Drawing 7]** The enlarged drawing of the connection field in the gestalt of operation of this invention.

**[Drawing 8]** The top view of the liquid crystal display in the gestalt of operation of this invention.

**[Drawing 9]** The top view of the liquid crystal display in the gestalt of operation of this invention.

**[Drawing 10]** (A) The member plot plan in the conventional technique, the (B) sectional view, (C) wiring top view, the wiring top view in the gestalt of operation of (D) this invention.

**[Description of Notations]**

1 61 Top glass

2 Signal-Electrode Drive IC

3 Four Scan electrode drive IC

5 63 Bottom glass

6 64 FPC

8 Wiring for Rocking Power Sources

10 67 Connection wiring

11 65 Scan electrode

12,610 Connection field

13 66 Signal electrode

14,612 Image display section

15 69 Seal

204 Thin Part of Scan Electrode

51 Slash Section

62 Electrode Drive IC of One Chip Mold

VDD Upper rocking power source

VSS Rocking power source for glands

VCC Rocking power source for logic

VdI Electrical potential difference of system power

Vcol Upper signal-electrode driver voltage

Vh High voltage

Vm Pause electrical potential difference

Gnd Electrical potential difference of a system gland

DF Polar control signal

LOAD Clock signal

FR Start signal

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-350892

(P2002-350892A)

(43) 公開日 平成14年12月4日 (2002. 12. 4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 8 8
1/13	5 0 5	1/13	5 0 5 2 H 0 9 1
1/133	5 0 5	1/133	5 0 5 2 H 0 9 2
	5 2 0		5 2 0 2 H 0 9 3
1/1335	5 0 0	1/1335	5 0 0 5 C 0 5 8

審査請求 未請求 請求項の数17 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2002-31638(P2002-31638)

(22) 出願日 平成14年2月8日 (2002. 2. 8)

(31) 優先権主張番号 特願2001-81985(P2001-81985)

(32) 優先日 平成13年3月22日 (2001. 3. 22)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001960

シチズン時計株式会社

東京都西東京市田無町六丁目1番12号

(72) 発明者 神谷 潔

東京都西東京市田無町六丁目1番12号 シ

チズン時計株式会社内

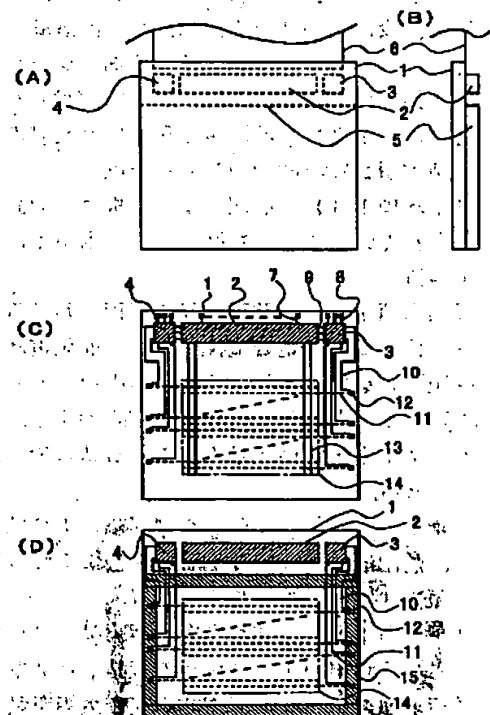
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 携帯電話向けの液晶表示装置では、ガラス外形の小型化が課題である。このとき同時にコストダウンと画質劣化防止にも配慮しなければならない。

【解決手段】 一対の基板はシール部15にて貼り合わせ、どちらか一方の基板には、電極駆動IC1(2、3、4)と他方の基板の走査電極11または信号電極13とを接続するための接続配線10を有し、この接続配線10と他方の基板における走査電極11または信号電極13とは、シール部15にて電氣的に接続している。また、接続配線10はシール部内、シール部の内側、外側のいずれかに配置する。



(2)

## 【特許請求の範囲】

【請求項1】 各々電極を有する一対の基板間に液晶層を挟持し、前記一対の基板のうち、どちらか一方の基板の一边側にのみ、前記一対の基板における各々の電極を駆動するための電極駆動ICを実装する液晶表示装置であって、前記一対の基板はシール部にて貼り合わせ、前記電極駆動ICと他方の基板における前記電極とを接続するための接続配線を有し、前記接続配線と他方の基板における前記電極とは、シール部にて電気的に接続していることを特徴とする液晶表示装置。

【請求項2】 前記シール部より内側に設けられている画像表示部と前記シール部との間に、前記接続配線を配置する請求項1に記載の液晶表示装置。

【請求項3】 前記シール部より外側に、前記接続配線を配置する請求項1に記載の液晶表示装置。

【請求項4】 前記シール部内に、前記接続配線を配置する請求項1に記載の液晶表示装置。

【請求項5】 前記接続配線と他方の基板における電極との交差部では、前記画像表示部内における前記電極よりも細く形成されている請求項2に記載の液晶表示装置。

【請求項6】 前記画像表示部とシール部との間に遮蔽物を有する請求項2に記載の液晶表示装置。

【請求項7】 前記遮蔽物は低反射の金属である請求項6に記載の液晶表示装置。

【請求項8】 前記遮蔽物は黒色の樹脂である請求項6に記載の液晶表示装置。

【請求項9】 前記遮蔽物は印刷物である請求項6に記載の液晶表示装置。

【請求項10】 画像表示部とシール部との間には、反射層を設けない請求項2に記載の液晶表示装置。

【請求項11】 前記画像表示部とシール部との間には、偏光板を設けない請求項2に記載の液晶表示装置。

【請求項12】 前記接続配線は低反射のCr層を備える請求項2に記載の液晶表示装置。

【請求項13】 前記一対の基板は、前記シール部で切断されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項14】 前記一対の基板における各々の電極は、信号電極と走査電極であり、前記電極駆動ICは、前記信号電極を駆動するための少なくとも一個の信号電極駆動ICと、前記走査電極を駆動するための少なくとも一個の走査電極駆動ICである請求項1に記載の液晶表示装置。

【請求項15】 前記走査電極駆動ICは複数個であり、前記信号電極駆動ICを挟むように配置している請求項14に記載の液晶表示装置。

【請求項16】 前記走査電極駆動ICが揺動電源で駆動される請求項14に記載の液晶表示装置。

【請求項17】 前記複数の走査電極駆動ICは2個の

走査電極駆動ICであり、前記走査電極は複数本配置され、2個の走査電極駆動ICのうち、一方の走査電極駆動ICと奇数本目に配置された走査電極とを接続し、他方の走査電極駆動ICと偶数本目に配置された走査電極とを接続する請求項15に記載の液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置の電極駆動ICと走査電極あるいは信号電極との接続方法に関する。

【0002】

【従来の技術】携帯電話器などの小型表示体には、スーパー・ツイステッド・ネマティック（以下STNと称する）液晶表示装置が最も広く採用されている。とくに携帯電話器では外装の小型化と画像表示部の大型化が同時に求められているため、液晶表示装置構造や電極駆動ICで工夫する必要がでてきた。最近では画素数が増加し、カラーや階調も表示するようになってきたため、大型液晶パネルの電極駆動IC配置と同様に、携帯電話器用の小型液晶パネルの2辺にそれぞれ走査電極駆動ICと信号電極駆動ICを配置したものも現れてきた。しかし、この構成は液晶パネルの対称性が崩れるためデザイン上好まれてはいない。

【0003】そこで、走査電極駆動回路と信号電極駆動回路、および画像メモリや表示制御回路を一つの電極駆動IC内に作り込んだワンチップ型電極駆動ICを用いる方法、または一方の基板の一边側に駆動回路のすべてを実装する方法が使用され始めた。

【0004】図10(A)、(B)および(C)を用いて、ワンチップ型電極駆動ICを使用した液晶表示装置における従来例の部材配置と配線状況を説明する。図10では電極駆動IC62をガラス上に実装している。このように電極駆動ICを基板上に実装する方法（チップオンボードとも呼ばれる。またガラス基板の場合にはチップオンガラスと呼ばれ、以下COGと称する。）がしばしば採用される。図10は、ワンチップ型電極駆動IC62をCOGで実装した液晶パネルの模式図であり、(A)は正面からみた場合の部材配置、(B)は側面からみた場合の部材配置、(C)は電極および接続電極の配置を示している。

【0005】図10(A)および(B)で部材配置を説明する。上ガラス61の背面に電極駆動IC62と下ガラス63と接続用のフィルム（フレキシブル・プリントド・サーキットと呼ばれる、以下FPCと称する）64が貼りついている。なお偏光板等の光学的な部材は省略した。

【0006】図10(C)において配線状況を説明する。ここで破線は繰り返しを示している（以下同様）。下ガラス63上には、点線で示した電極である走査電極65が、ITOで形成されている。上ガラス61の背面

(3)

には、電極である信号電極66と、FPC64に接続するための配線68、および走査電極65と電極駆動IC62の電極駆動端子とを接続するための接続配線67がITOで形成されている。電極駆動IC62の端子面と上ガラス61の接続部は、異方性導電フィルム（アニソトロピック・コンダクティブ・フィルムと呼ばれる。以下とACF称する。）を挟んで電気的な接続をとっている。同様にFPC64上の配線（図示せず）と配線68も接続部611でACFにより接続をとっている。接続配線67と走査電極65は接続領域610で電気的に接続する。電極駆動IC62の左側の走査電極駆動端子は画像表示部612の上側半分に配置された走査電極65と接続しており、右側の走査電極駆動端子は画像表示部612の下側半分に配置された走査電極65と接続している。なお信号電極66と走査電極65の交差部が個々の画素であり、これら画素が有効な表示データを表示する領域が、画像表示部612に相当する。

【0007】初期の携帯電話用液晶表示パネルのように表示桁数が少ない場合は、電極駆動ICを実装した箇所を画像表示部の上辺側とすると、画像表示部の上辺だけに接続配線を設置すれば、走査電極駆動ICと走査電極との接続が可能であった。しかし接続配線67のピッチに比べ接続領域610のピッチを大きくしなければならぬため、表示桁数が多い場合は、画像表示部上辺からの引き出しだけでは接続に必要な領域が足りなくなる。よって、図10(C)のように、画像表示部の左右の辺側からも接続配線を引き回さねばならなくなっている。

【0008】

【発明が解決しようとする課題】前述のように携帯電話器用の液晶表示装置は常にガラス外形の小型化が求められている。一方、表示情報量が増加し、液晶表示装置の走査電極数が増加したため、接続配線領域を広くすることが必要になり、ガラス外形が大きくなってしまった。さらに、一対の基板をシール材にて貼り合わせるが、シール材を設置するシール部と接続配線領域との位置関係を考慮しなければ、生産性が低下するのではないかと、いう懸念も課題となる。つまり、液晶表示装置を製造する際には、大きな一対の基板を貼り合わせ、複数の液晶表示装置を切り出す方法が使用されるが、接続領域をシール部の外側に設けると、液晶表示装置を切り出すための切断部が、接続領域の近傍で行われることになる。切断部では基板のひび割れや、異物が発生しやすく、接続領域に断線などの悪影響を及ぼしかねない。

【0009】そこで本発明の目的は、基板上の電極との接続と接続配線の配置を工夫し、ガラス外形を小型化した液晶表示装置を提供することである。さらに電極駆動ICの配置を考慮し、低価格で表示品質の良好な液晶表示装置を提供することである。

【0010】

【課題を解決するための手段】上記の目的を達成するた

4

め、本発明は一対の基板をシール部にて貼り合わせ、一対の基板のうち、どちらか一方の基板には、電極駆動ICと走査電極または信号電極とを接続するための接続配線を有し、接続配線と他方の基板における走査電極または信号電極とを、シール部にて接続することを特徴としている。また、この電極駆動ICは一方の基板の、一辺側にすべて配置されていることが望ましい。

【0011】さらに、この接続配線が、画像表示部とシール部との間に配置することを特徴としている。またシール部より外側に接続配線を配置しても、シール部内に前記接続配線を配置していても良い。

【0012】接続配線を画像表示部とシール部との間に配置する場合には、画像表示部とシールの間において、走査電極用の接続配線と走査電極の交差部のオン表示を目立たなくするか、見えなくする手段を有することが望ましい。例えば接続配線と交差する走査電極または信号電極は、交差している部分を細くする、あるいは画像表示部とシール部との間で、かつ視認側の基板に遮蔽物を備えても良い。この遮蔽物としては、低反射率の金属を設置したり、黒色の樹脂などを設置するのが望ましい。

【0013】その他、画像表示部とシール部との間の箇所を除いて、画像表示部にのみ、反射板ないし反射層を設置するか、あるいは偏光板を設置しても同等な効果が得られる。また、接続配線を低反射のCrで形成すると、接続配線自体が目立たなくなる。

【0014】また、電極駆動ICが、少なくとも一個の信号電極駆動ICと少なくとも一個の走査電極駆動ICであるのが好ましく、さらに好ましいのは、走査電極駆動ICが複数個であり、前記信号電極駆動ICを挟むように配置している構成とすることである。

【0015】その際には、走査電極は複数本配置しているので、2個の走査電極駆動ICのうち、一方の走査電極駆動ICと奇数本目に配置された走査電極とを接続し、他方の走査電極駆動ICと偶数本目に配置された走査電極とを接続することが好ましい。また、走査電極駆動ICが揺動電源で駆動されることを特徴としている。

【0016】

【発明の実施の形態】、【第1の実施の形態】以下、発明の実施の形態を説明する。図1では部材の配置と基板上の配線の特徴を説明する。図1は液晶表示装置の模式図であり、(A)が正面からみた場合の部材配置、(B)は側面からみた場合の部材配置、(C)は電極配線、(D)は走査電極に関する配線を示している。図1の(A)および(B)で示したように、基板である上ガラス1の背面には、電極駆動ICである信号電極駆動IC2と走査電極駆動IC3、4とが設置され、さらに他の基板である下ガラス5とFPC6が貼り付いている。なお偏光板等の光学的な部材は省略した。上ガラス1の上辺がCOGによる実装領域である。ここに信号電極駆動IC2を挟むようにして左右の走査電極駆動IC4、3

(4)

5

が配列している。

【0017】図1(C)において配線の特徴を述べる。上ガラス1と下ガラス5とは、シール材によってシール部15で張り合わされ、上下のガラス間には液晶層が挟持されている。走査電極11は下ガラス5上に形成されているので点線で示した。上ガラス1の背面には、信号電極13と、信号電極駆動IC2と外部回路との接続をとるための配線7、走査電極駆動IC3、4の揺動電源用の配線8、信号電極駆動IC2と走査電極駆動IC3、4との間の配線9、および走査電極駆動IC3、4の走査電極駆動端子から走査電極113までの接続配線10がITOで形成されている。

【0018】信号電極駆動端子(図示せず)は、信号電極駆動IC2の下辺に配列しており、上ガラス1上のITO配線で直に信号電極13と接続している。上ガラス1の上端側では、配線7、8のFPC接続部があり、これらが配列している。走査電極駆動IC3、4の3本の配線8は、揺動電源VDD、VCC、VSSに対応している。配線9は、信号電極駆動IC2から走査電極駆動IC3、4に出力されるものであり、3本の線は配線9が3種に分類できることを示している。1本は液晶駆動のグランドレベルとなる休止電圧Vmに対応し、もう1本は揺動電源IC3、4内のレベルシフトを動作させるためのシステム電源Vd1、Gndに対応する。残りの1本はクロック信号LOAD、スタート信号FR、極性制御信号DF、およびリセット信号、休止制御信号からなる制御信号に対応する。なお信号電極駆動IC2は、画像メモリと表示制御回路を持っており、また走査電極駆動IC3、4を制御している。

【0019】接続配線10は、シール部15にある接続領域12で、走査電極11と電気的に接続している。シール部15にはACFを用いている。このとき接続領域12は画像表示部14からみて接続配線10の外側にある。走査電極駆動IC3、4の走査電極駆動端子(図示せず)は、画像表示部14側と上ガラス1のエッジ側に配列している。画像表示部14の1、3、5、…番目の走査電極11は左側の走査電極駆動IC4と接続している。同様に、画像表示部14の2、4、6、…番目の走査電極11は右側の走査電極駆動IC3と接続している。このように2個の走査電極駆動ICを信号電極駆動ICの両側に用いたときには、奇数本目に配置された走査電極と一方の走査電極駆動ICと、偶数本目に配置された走査電極と他方の走査電極駆動ICとを接続することによって、隣り合う走査電極は別個の走査電極駆動ICに接続されることになり、走査電極駆動ICの個体差が目立ちにくくなる。

【0020】図1(D)において走査電極11に関わる配線の説明を追加する。走査電極駆動IC3より引き出されている接続配線10は、シール部15の内側、つまりシール部15と画像表示部14との間を通っている。

6

そしてシール部15内の接続領域12で走査電極11に接続している。シール部15の外側には配線がなく、上基板と下基板はシール部で切断されているので、上ガラス1の外形と、シール部15の左右および下辺の外形が一致している。

【0021】通常、液晶表示装置を製造する場合には、大型の一对の基板をシール部にて貼り合わせ、それぞれの箇所で切り出して、既にシール部で貼り合わされた複数の液晶セルを作成する。このように、シール部で切断すると、大きなガラス(マザーガラス)から単個の液晶セルを分離するときの外形公差が小さくなる。ガラスに傷をつけ、そのガラスを割る装置(スクライバとも呼ばれる。)を使用する場合、シール部より少し離れ、例えば上ガラスだけを割ると各辺で概ね0.5mm程度の欠けが生じる。一方、本実施の形態では、シール部15があるため欠けが0.1mm以内になる。この分だけ接続配線10を配置する領域を小さくできるので、液晶表示装置の外形を小さくすることができる。

【0022】図2において接続領域12周辺の配線形状の特徴を説明する。図2は接続領域12周辺のITO配線の拡大図である。なお図中および説明のなかで使用した図1と共通の番号は、同じ部材であることを示している(以下同様)。実線で示した接続配線10の端部202は、上ガラス1側の接続領域12となっている。点線で示した走査電極11の端部203は下ガラス5側の接続領域12である。走査電極11と接続配線10の交差部において、走査電極11は細い部分204を持っている。また走査電極11は画像表示部14では、太い部分205を持つ。このように走査電極11は画像表示部14内よりも、画像表示部以外では細く形成されている。接続配線10のピッチは40μmであり、接続領域12の面積は0.1平方mmとした。

【0023】図1(C)の説明のなかで、走査電源駆動IC3、4が揺動電源VDD、VCC、VSSで駆動されていると記載したが、揺動電源を採用した理由は、走査電極駆動IC3、4を小型化させるためである。そこで図3により本実施の形態で使用した揺動電源を説明する。

【0024】図3は揺動電源の波形図である。信号電極駆動IC2が作成した極性制御信号DFは、液晶表示装置の交流駆動の極性を制御する信号であり、周期的に反転している。これは外部回路から供給されるシステム電源で動作しており、そのロジック振幅は、上側が電圧Vd1、下側がグランド電圧Gndである。この極性制御信号DFの増幅と電圧クランプで揺動電源VDD、VCC、VSSを作成する。点線で示した電圧Gnd、Vm、Vd1、Vcol、Vhは、それぞれグランド電圧、休止電圧、システム電源の電圧、信号電極駆動の上側の電圧、選択パルス用の高電圧である。上側の揺動電源VDDは、方形波で極性制御信号DFと反転関係にあ



(5)

る。この波形の最高値が電圧 $V_h$ 、最低値が電圧 $V_{col}$ である。ロジック用の揺動電源 $VCC$ は、揺動電源 $VDD$ と同形状の方形波であり、最高電圧が電圧 $V_{dl}$ にクランプされている。同様に揺動電源系のグラウンドに相当する揺動電源 $VSS$ は、揺動電源 $VDD$ と同形状の方形波であり、最高電圧がグラウンド電圧 $Gnd$ にクランプされている。

【0025】ここで休止電圧 $V_m$ は揺動電源には直接的な関係を持たないが、液晶パネル駆動の基準電圧であるため明示している。また休止電圧 $V_m$ は、信号電極駆動の上側の電圧 $V_{col}$ と、信号電極駆動の下側の電圧 $Gnd$ （グラウンド電圧を信号電極駆動波形の下側の電圧として使用している）との中間値である。システム電源の電圧 $V_{dl}$ は2.5Vである。また本実施形態では走査電極数が128本であり、最初に提案された電圧平均化法であるオルト・プレシュコ・テクニック（以下APTと称する）を使用している。この方法は、走査電極駆動回路から出力される高電圧の選択パルスと、信号電極駆動回路から出力される低電圧の信号電極駆動波形を組み合わせ、画素の駆動波形を作成するものである。そこで信号電極駆動用の上側の電圧 $V_{col}$ が概ね3V、休止電圧 $V_m$ が概ね1.5V、高電圧 $V_h$ が概ね15V程度になっている。

【0026】図4において、信号電極駆動IC2が作成する制御信号と、電極駆動波形との関係を説明する。図4は制御信号と電極駆動波形の波形図である。クロック信号LOAD、スタート信号FR、極性制御信号DFは、信号電極駆動IC2が出力する制御信号であり、ロジックレベルはシステム電源の電圧 $V_{dl}$ とグラウンド電圧 $Gnd$ である。信号電極駆動IC2におけるm番目の信号電極駆動端子の出力波形COLmも2値波形であるが、上側が電圧 $V_{col}$ 、下側がグラウンド電圧 $Gnd$ になっている。前述のように休止電圧 $V_m$ は電圧 $V_{col}$ とグラウンド電圧 $Gnd$ の中間電圧である。上側の揺動電源 $VDD$ は、最高電圧が高電圧 $V_h$ 、最低電圧が電圧 $V_{col}$ で極性制御信号DFと反転関係にある。ロジック用の揺動電源 $VCC$ とグラウンド用の揺動電源 $VSS$ は割愛した。1、2、3、4番目の走査電極ROW0、ROW1、ROW2、ROW3の駆動波形は、それぞれの選択期間に選択パルスがあり、残りの期間は休止電圧 $V_m$ となっている。各走査電極走査電極ROW0、ROW1、ROW2、ROW3は、それぞれ左側の走査電極駆動IC4における64番目の出力端子OUT63L、右側の走査電極駆動IC3における1番目の出力端子OUT0R、左側の走査電極駆動IC4における63番目の出力端子OUT62L、右側の走査電極駆動IC3における2番目の出力端子OUT1Rと接続している。

【0027】揺動電源 $VDD$ 、 $VCC$ 、 $VSS$ で動作する走査電極駆動IC3、4を制御するため、システム電源系のクロック信号LOAD、スタート信号FR、極性

制御信号DFは、揺動電源IC3、4に内蔵されたレベルシフタで揺動電源系に電圧変換される。この電圧変換は以下のように2つのステップを踏む。先ず各制御信号LOAD、FR、DFを、ハイレベルが電圧 $V_{dl}$ 、ローレベルがグラウンド用の揺動電源 $VSS$ になるようにレベルシフトする。次に、ハイレベルがロジック用の揺動電源 $VCC$ 、ローレベルがグラウンド用の揺動電源 $VSS$ になるようレベルシフトする。この結果、システム電源系の制御信号LOAD、FR、DFは、ハイレベルがロジック用の揺動電源 $VCC$ 、ローレベルがグラウンド用の揺動電源 $VSS$ である揺動電源系にレベルシフトされる。走査電極駆動IC内ではロジック用の揺動電源 $VCC$ とグラウンド用の揺動電源 $VSS$ の電位差は小さい値で一定（2.5V）なので、走査電極駆動IC3、4の制御ロジック回路には低電圧回路が使用される。

【0028】本実施の形態の液晶表示装置は線順次駆動なので、m番目の信号電極の表示データはクロック信号LOADの立ち下がりエッジと同期して切り替わる。このとき信号電極駆動波形COLmは表示データと極性制御信号DFの排他論理和となっている。

【0029】走査電極駆動IC3、4は、スタート信号FRがハイレベルになったことを検出すると、クロック信号LOADの立ち下がりエッジに同期して順番に走査電極の選択タイミングを発生する。このとき左側の走査電極駆動IC4はこのスタート用のタイミングを基準に、0、2、4、…周期に選択パルスを出力し（偶数周期、逆順選択）、右側の走査電極駆動IC3は、1、3、5、…周期に選択パルスを出力する（奇数周期、正順選択）。また走査電極駆動IC3、4の出力端子は、上側の揺動電源 $VDD$ 、グラウンド用の揺動電源 $VSS$ 、休止電圧 $V_m$ の三つの電圧から一つの電圧を選択するスイッチとして機能している。選択期間において各出力端子は、極性制御信号DFがハイレベルのときに揺動電源 $VSS$ 、極性制御信号DFがローレベルのときには揺動電源 $VDD$ を出力する。また走査電極を選択しない期間において各出力端子は休止電圧 $V_m$ を出力する。第0周期では、極性制御信号DFがハイレベルなので1番目の走査電極ROW0に揺動電源 $VSS$ が出力される。このとき揺動電源 $VSS$ は下側に揺動しているため、走査電極ROW0に現れる電圧波形は下側に大きな振幅を持つ選択パルス（負極性）となる。同様に、1、2番目の周期では、2、3番目の走査電極ROW1、ROW2の駆動波形に負極性の選択パルスが現れる。3番目の周期では極性制御信号DFが反転するので、4番目の走査電極ROW3に正極性（波高値が $V_h$ ）の選択パルスが現れる。

【0030】揺動電源を使用する走査電極駆動IC3、4の高電圧部は、揺動電源 $VDD$ 、 $VSS$ の差の電圧（ $V_h$ に等しい）が印加されている。一方、正極性および負極性の選択パルスは休止電圧 $V_m$ を中心に±（ $V_h$ 、

(6)

9

−V<sub>m</sub>) の値となっている。このように揺動電源で駆動される走査電極駆動IC3、4には、選択パルス振幅(2x(V<sub>h</sub>−V<sub>m</sub>))のほぼ半分の電圧(V<sub>h</sub>)だけが印加されている。この結果、選択パルス振幅に等しい耐圧が必要な走査電極駆動ICに比べると、揺動電源で駆動される走査電極駆動IC3、4は耐圧を半減でき面積がほぼ1/4となる。また交流駆動を達成するため極性反転信号DFはスタート信号FRに対し、フレーム単位で位相がずれるように反転周期を設定する必要がある。各画素の駆動波形は、その画素の走査電極駆動波形と信号電極駆動波形の差をとったものである。

【0031】走査電極11と、この走査電極11以外の走査電極に接続する接続配線10における交差部の液晶層は電圧が印加される。これを、n番目の走査電極11と(n+2)番目の接続配線11の交差部における挙動として説明する。先ずn番目の走査電極11が選択されると、この期間では(n+2)番目の接続配線10は休止電圧V<sub>m</sub>なので、この交差部には選択パルスに相当する電圧が印加される。次に(n+2)番目の走査電極11が選択されるタイミングにおいて、n番目の走査電極11には休止電圧V<sub>m</sub>が印加されている一方で(n+2)番目の接続配線10には選択パルスが印加される。そこでこの交差部には再び選択パルスに相当する電圧が印加される。このように1フレーム期間で2回この交差部が選択されることになり、交差部はオン表示状態になる。

【0032】図2では示したように交差部の走査電極11を細くして面積を小さくしているのが、このオン表示状態となっても目立ちにくくしているが、さらに効果的にこのオン表示状態を目立ちにくくする手段を図5において説明する。

【0033】図5(a)は、走査電極用の接続配線10と走査電極11の交差部のオン表示を目立たなくするか見えなくする手段として、遮蔽物を設置した例を示す液晶表示装置の平面図である。本実施の形態では、少なくとも画像表示部14とシール部15の間に遮蔽物51に施した。ここでは、画像表示部14の外側に、遮蔽物51として非透過性の樹脂を印刷した。これは反射型液晶表示装置でも透過型液晶表示装置でも有効な方法である。本実施例では視認者側の基板のシール部15にも遮蔽物51を施したが、視認者側からみて画像表示部14とシール部との間に、少なくともこのような印刷物が設置してあれば、どこに印刷物を設置しても構わない。

【0034】図5(b)は、図5(a)の要部断面図である。左右の端部では上から、遮蔽物51として印刷物50、偏光板52、上ガラス1、シール部15、下ガラス5が順番に積層している。印刷物50は偏光板52にスクリーン印刷したものである。また樹脂を電着法など、公知な別の方法で設置しても良い。

【0035】その他の遮蔽物として、少なくとも画像表

10

示部とシール部15の間にブラックマトリクスを設置しても良い。これを図5(c)で説明する。図5(c)は図5(a)の要部断面図であり、遮蔽物として、ブラックマトリクス54を配置している。左右の端部では上から、偏光板52、上ガラス1、シール部15、下ガラス5が順番に積層している。上ガラス1の下面にあるブラックマトリクス54は、画像表示部14とシール部15の間に遮蔽物51として存在する。本実施の形態では、ブラックマトリクス54を低反射の金属で形成し、上ガラス側から視認すると、黒く表示される。なお図5

(b)および図5(c)で使用した偏光板52は、偏光板と位相差板が積層されているものを用いても構わない。

【0036】その他の手段として反射型液晶表示装置では、画像表示部14とシール部15の間にある反射層を除去してもオン表示が見えにくくなる。つまり画像表示部のみに反射層を設ける。これを図6(a)と図6(b)で説明する。図6(a)は画像表示部14、シール部15の配置を示すための液晶表示装置の平面図である。図6(b)は、画像表示部14とシール部15の間には、反射層を除去し、オン表示を見えにくくした液晶表示装置の要部断面図である。

【0037】図6(b)に示すように、画像表示部14では、上から偏光板52、上ガラス1、反射層53、下ガラス5と設置され、画像表示部14以外の箇所である左右の端部では、上から偏光板52、上ガラス1、シール部15、下ガラス5となっている。偏光板52は上ガラス1の端部まで広がっている一方、反射層53は画像表示部14と同じ形状になっている。このように画像表示部14と同じ位置にのみ反射層53を配置すれば、画像表示部14以外の反射光は視認者には視認できず、結果的に画像表示部とシール部との間にあるオン表示が見えにくくなる。本実施の形態では、反射層53を下ガラス5の上面に配置したが、下ガラス5の下面で画像表示部14と同じ位置にのみ反射板を設けても同様の結果になる。

【0038】また、画像表示部14とシール部15の間に偏光板を設置しない手段を用いることもできる。これについて図6(c)で説明する。図6(c)は、画像表示部14と偏光板52を同形状にしオン表示を見えにくくした図6(a)の要部断面図である。図6(c)に示すように、画像表示部14では、上から偏光板52、上ガラス1、反射層53、下ガラス5と設置され、画像表示部14以外の箇所である左右の端部では、上から上ガラス1、シール部15、反射層53、下ガラス5となっている。なお反射層53はシール部15近傍まで広がっているが、画像表示部14と同じ位置にのみ偏光板52を配置すれば、つまり画像表示部14以外の箇所には偏光板を設置しなければ、画像表示部14以外の反射光は視認者には視認できず、結果的に画像表示部とシール部と

(7)

11

の間にあるオン表示が見えにくくなる。

【0039】次にオン表示を見えにくくする別の手段について、図7を用いて説明する。図7は図1(D)の右上と右下付近の拡大図である。図1と同様となる部材については同じ符号を用いている。電極駆動ICの配置は図1(D)における各電極駆動ICの配置と同じである。図1で説明したとおり、走査電極駆動IC3、4の走査電極駆動端子から走査電極11までの接続配線10が、ITOで形成されている。走査電極11と接続配線10との接続は、シール部内に設けられた接続領域202で電氣的に接続される。

【0040】図7において、上ガラスの液晶層側の面には、信号電極13、接続配線10、ベタパターン領域C3が設けられている。下ガラスの液晶層側の面には、走査電極11(点線部)が設けられている。信号電極13と走査電極11の各交差部が画素であり、画素全体が画像表示部である。信号電極13において、シール(図示せず)と画像表示部の間の領域、および画像表示部内の画素と画素の境界部(画素間C2)には、低反射のクロム(Cr)層を形成し、ITOとCr層を積層させた。よって、画素部C1ではITOだけになっている。シールと画像表示部の間にある接続配線10は、接続領域202を除いて、ITOと低反射クロムが積層配置している。また接続配線10は、接続領域202の近傍で幅が太くなっており、接続領域202にて、走査電極11とシール内に存在する導電粒子を介して電氣的に接続している。また、図7では、接続配線10は5本だけ図示しているが、画素数によって接続配線の数決定されるのは言うまでもない。

【0041】画像表示部の下側部周辺、つまり信号電極13も接続配線10も存在しない領域には、低反射クロム層でできたベタパターン領域C3を設けた。なお低反射クロムは従来から画素間の光漏れを防止するためブラックマトリクスとして使用されていた金属である。

【0042】以上のように、上ガラスの液晶層側では、信号電極13や接続配線10の隙間を除き画像表示部とシールの間の領域に低反射クロム層が形成され、この低反射クロム層によって、接続配線10による不必要なオン表示を覆い隠している。また、ベタパターン領域C3に低反射クロム層がないと、ベタパターン領域C3の黒味と低反射クロム層がある接続配線10の領域の黒味が異なってしまう、表示品質を損ねる。そこで接続配線10の領域以外の画像表示部とシールの間の領域にも低反射クロム領域を設けている。接続配線10は幅を20 $\mu$ mから50 $\mu$ m程度にすることが多いので、駆動電極ICから走査電極11までの抵抗が大きくなりやすい。この抵抗が大きくなると走査電極11の駆動波形の変形も大きくなるので、クロストークなど画質劣化が問題になってくる。低反射クロムはITOに比べシート抵抗が1/10程度なので接続配線の抵抗削減にも効果がある。

12

また信号電極上の画素間C2にも低反射クロム領域を設け、画素間の光漏れを低減しているのでコントラストが向上する。なおこの画素間C2の低反射クロム領域は、シール部と画像表示部との間に設けた低反射クロム層と同時に形成するので、製造上有利である。

【0043】[第2の実施の形態] 図8に他の実施の形態を示す。図1と同様となる部材については同じ符号を用いている。図8の電極駆動ICの配置は図1(D)における各電極駆動ICの配置と同じである。走査電極11は図中に図示したが、信号電極は省略した。図1で説明したとおり、走査電極駆動ICは揺動電源によって駆動される。走査電極駆動IC3、4の走査電極駆動端子から走査電極11までの接続配線10が、シール部15にITOで形成されている。図8では、図1(D)と比べ、接続配線がシール部内に設置されているので、わずかに液晶表示装置の外形を小さくすることができる。また、画像表示部14とシール部15との間に接続配線を設置したときのオン表示を見えにくくする手段を講じる必要はない。

【0044】図9は図8の応用例である。接続配線10をシール部15内と、シール部15と画像表示部14との両方に設置している。画素数が多くなると、接続配線もそれにとまって増加するが、接続配線の本数が増加すると、シール部内のみ設置するのは困難となる。図9のように、シール部15内と画像表示部の外側にも、接続配線10を設置すれば、より多くの接続配線を設置することができる。また、このように画像表示部14とシール部15との間にも接続配線10を設置した場合には、先の実施の形態で示したように、オン表示を見えにくくする手段を講じるのが良い。

【0045】[第3の実施の形態] 図10(D)において、他の実施の形態を説明する。走査電極65に関わる配線の説明を追加する。画像表示部612をシール69が取り囲んでいる。走査電極65と接続配線67の交差部が接続領域610であり、シール部69内に存在する。シール部69には異方性導電粒が混入してあるので、この接続領域610で走査電極65と接続配線67とを接続する。電極駆動IC62における下側の走査電極駆動端子用の接続配線67は、シール部69の上辺の接続領域610で走査電極65と接続している。電極駆動IC62における上側の走査電極駆動端子用の接続配線67は、シール部69の左辺(ないし右辺)にある接続領域610で走査電極65と接続している。

【0046】図10(D)では接続配線がシール部より外側に設置してある点が図1(D)と異なっている。図1(D)と比べ、接続配線がシール部より外側に設置されているので、わずかに液晶表示装置の外形が大きくなるが、画像表示部とシール部との間に接続配線を設置したときのオン表示を見えにくくする手段を講じる必要はない。

(8)

13

【0047】ここで記載した実施の形態では、電極駆動ICを設置した基板に信号電極と接続配線を配置し、この接続配線と走査電極とを接続する例を示したが、例えば、電極駆動ICを設置した基板に走査電極と接続配線とを配置し、この接続配線と信号電極を接続する場合であっても、同等の効果が得られる。

【0048】

【発明の効果】走査電極あるいは信号電極と接続配線とを、シール部に接続することにより、配線領域を削減でき、画像表示部を大きくとることができる。また信号電極を形成した基板上では画像表示部とシール部との間に接続配線を設置することにより、シール部外の配線領域を削減できた。この結果、基板形の小型化が達成できるという効果がある。

【0049】またワンチップ型の電極駆動ICは、機能の高度化により論理処理やメモリが増加し微細な製造プロセスが必要であるが、一方表示桁数が増加したため駆動電圧が上昇し高耐圧用の製造プロセスも必要になった。これらの相異なる製造プロセスが必要なワンチップ型電極駆動ICは、長い製造工程と大面積化にともなう歩留まり低下で価格が著しく上昇した。ワンチップ型電極駆動ICを、走査電極駆動ICと信号電極駆動ICに分離することによって、走査電極駆動ICの製造工程短縮と、走査電極駆動ICと信号電極駆動ICの小型化による歩留まり向上でコストダウンが達成できる。さらにAPT駆動なら信号電極駆動ICを低電圧プロセスだけで製造できるので、信号電極駆動ICの製造工程も大幅に短縮でき大きなコストダウンが達成できる。さらに走査電極駆動ICを揺動電源で駆動すれば走査電極駆動ICも小型化できるのでいっそうコストダウンできる。

【0050】液晶表示装置においては電極駆動ICが高価な部分なので、このコストダウンが液晶表示装置のコストダウンに大きく影響すると言える。またCOG実装方式は、微細な配線の集まりである画像表示部と、微細な端子ピッチを持つ電極駆動ICの接続領域を同一の基板上に配置できているので、全体的な製造コストを下げられる。以上のように本発明には、先に記載した発明の効果に加え、より簡易な電極駆動ICを用いることができ、液晶表示装置のコストダウンが達成できるという効果がある。

【0051】前述のように接続配線をシール部より内側に設置した場合には、走査電極と他の走査電極用の接続配線との交差部はオン表示状態になってしまう。この部分を目立たなくすることにより、全体的な画質劣化を防ぐことが可能となる。さらに交差部の容量結合により、走査電極に無用なノイズがのってしまう。このため接続配線と走査電極との交差部において走査電極を細くし容量結合を減らすことで、走査電極にのるノイズが減少し画質劣化を小さくできる。

【0052】また、画像表示部を除く箇所に、遮蔽物を

14

設けたり、画像表示部のみに偏光板あるいは反射板を設置したりしても、同様にオン表示状態を見えにくくすることができる。さらに、画素部以外に低反射クロム層を設置しても、オン表示状態を見えにくくし、画素部とのコントラストも向上する。

【0053】また、画像表示部の左右に走査電極配置する場合、走査電極駆動ICの駆動能力差が目立つことがある。左右の走査電極駆動ICに対し、走査電極を交互に接続するとこの駆動能力差が見えにくくなり画質劣化を抑えさめめる。以上のように、画質劣化を抑えさめめるという効果も生ずる。

【0054】横方向に長い画像表示部を持つ液晶表示装置の場合など、2個の走査電極駆動ICの間に、複数の信号電極駆動ICを複数配置しても、前述のガラス外形の小型化とコストダウンに関する効果が得られる。また走査電極駆動ICが3個以上の場合でも同様である。フィルム上に電極駆動ICを実装する方法(TAB、TCP、COFなどと呼ばれる)でも同様である。また画像表示部とシールの間にある接続配線は、全接続配線の一部であっても同様な効果が得られる。

【0055】なお揺動電源法とAPTの組み合わせで説明してきたが、走査電極駆動ICの駆動電圧に比べて信号電極駆動ICの駆動電圧が低い場合、コストダウンに有効であるから、例えば、STN液晶表示装置において1回の選択タイミングで複数の走査電極を選択する駆動方法(MLA:マルチライン・アドレッシング、MRA:マルチロー・アドレッシング、MLS:マルチライン・セレクションなどと呼ばれる)でも同様な効果が得られる。4本の走査電極を同時に選択する場合、最適バイアス条件では走査電極駆動ICに必要な電圧はAPTで必要な電圧の半分(揺動電源の場合の電圧、ないしIAPTの電圧)になるので、100桁程度ならやはり15V程度である。一方信号電極駆動ICに必要な最大電圧は、APTの2倍になるのでやはり6V位であり低電圧で駆動できている。この場合も本発明の方法で電極駆動ICの価格を下げるのが可能となる。

【0056】同様に各画素にMIM素子(メタル・インシュレータ・メタル)などの非線形抵抗素子を取り付けた液晶表示装置でも、非線形素子をオンさせるために走査電極に高電圧のパルスを加えている。一方、信号電極に印加する電圧は6V位である。この場合も電極駆動ICの価格を下げるのが可能となる。

【0057】メモリや制御機能、各種電源を有する信号電極駆動ICで説明してきた。信号電極駆動機能だけを有する信号電極駆動ICと2個の走査電極駆動ICを液晶パネルに並べて実装し、メモリや表示制御機能を有するグラフィックコントローラや各種の電源制御を行う電源回路を外部回路に配置しても良い。この場合、信号電極駆動ICの価格は著しく低いものとなる。また、信号電極駆動ICが小型(短辺が縮まる)のでガラスサイズ

(9)

15

を小型にできるという効果も加わる。

【0058】また、接続配線と他方の基板にある走査電極、あるいは信号電極とを電氣的に接続する接続領域をシール部内に設けているので、大型基板から複数の液晶表示装置を切り出す際に、接続領域に切断時の破片や割れ等の影響を及ぼすことがなく、良好な切断を行うことができる。

【図面の簡単な説明】

【図1】(A) 本発明の実施の形態における部材配置図、(B) 断面図、(C) 配線平面図、(D) 配線平面図、

【図2】本発明の実施の形態における接続領域の拡大図。

【図3】本発明の実施の形態における揺動電源の波形図。

【図4】本発明の実施の形態における制御信号と電極駆動波形の波形図。

【図5】(a) 本発明の実施の形態における液晶表示装置の平面図、(b) 液晶表示装置の断面図、(c) 液晶表示装置の断面図。

【図6】(a) 本発明の実施の形態における液晶表示装置の平面図、(b) 液晶表示装置の断面図、(c) 液晶表示装置の断面図。

【図7】本発明の実施の形態における接続領域の拡大図。

【図8】本発明の実施の形態における液晶表示装置の平面図。

【図9】本発明の実施の形態における液晶表示装置の平面図。

【図10】(A) 従来技術における部材配置図、(B)

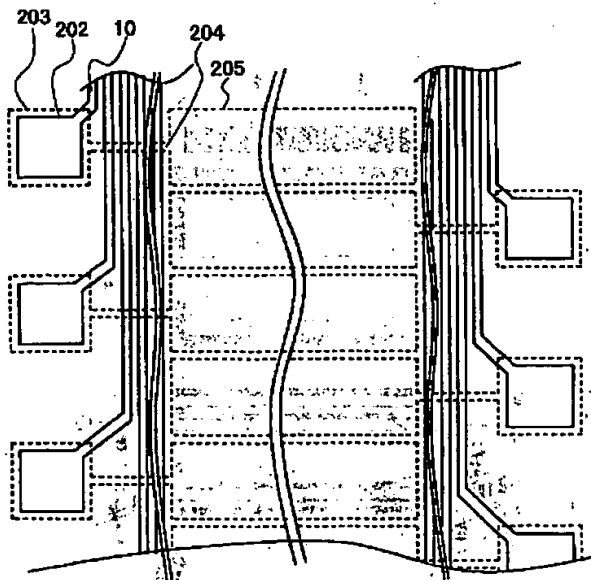
16

断面図、(C) 配線平面図、(D) 本発明の実施の形態における配線平面図。

【符号の説明】

1、61	上ガラス
2	信号電極駆動IC
3、4	走査電極駆動IC
5、63	下ガラス
6、64	FPC
8	揺動電源用の配線
10、67	接続配線
11、65	走査電極
12、610	接続領域
13、66	信号電極
14、612	画像表示部
15、69	シール
204	走査電極の細い部分
51	斜線部
62	ワンチップ型の電極駆動IC
VDD	上側の揺動電源
VSS	グランド用の揺動電源
VCC	ロジック用の揺動電源
Vd1	システム電源の電圧
Vcol	上側の信号電極駆動電圧
Vh	高電圧
Vm	休止電圧
Gnd	システムグランドの電圧
DF	極性制御信号
LOAD	クロック信号
FR	スタート信号

【図2】

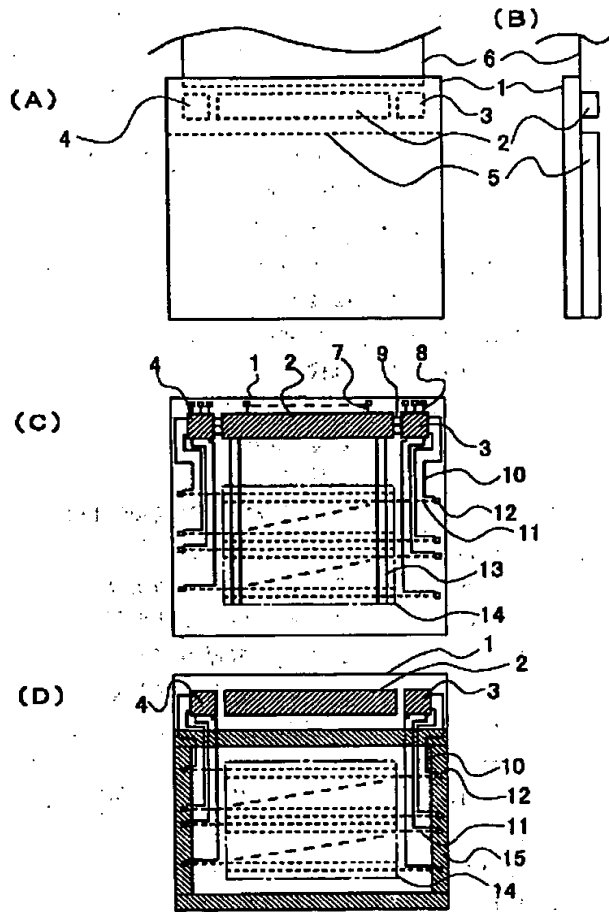


【図3】

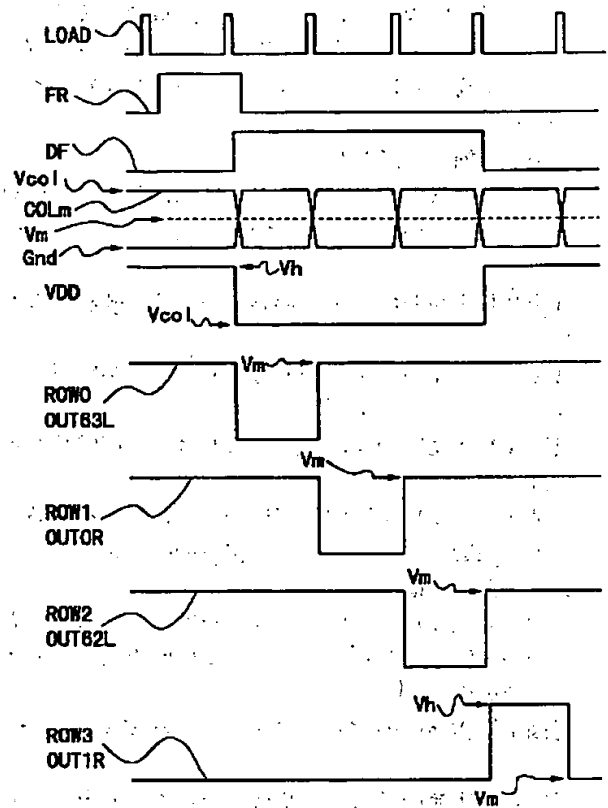


(10)

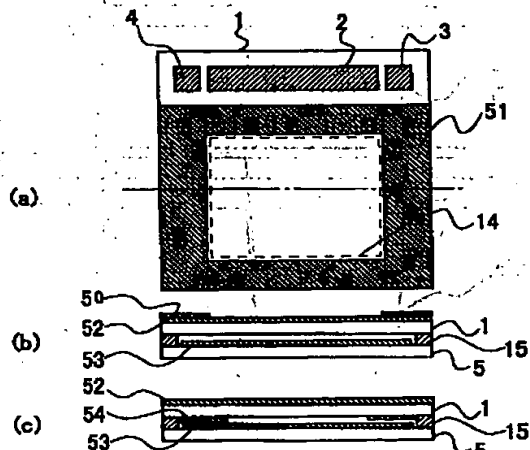
【図1】



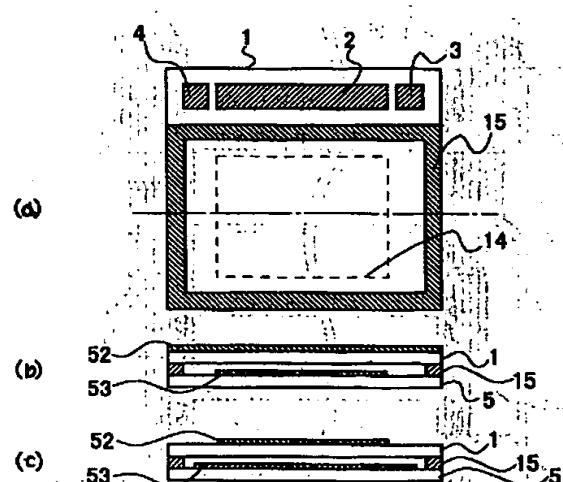
【図4】



【図5】

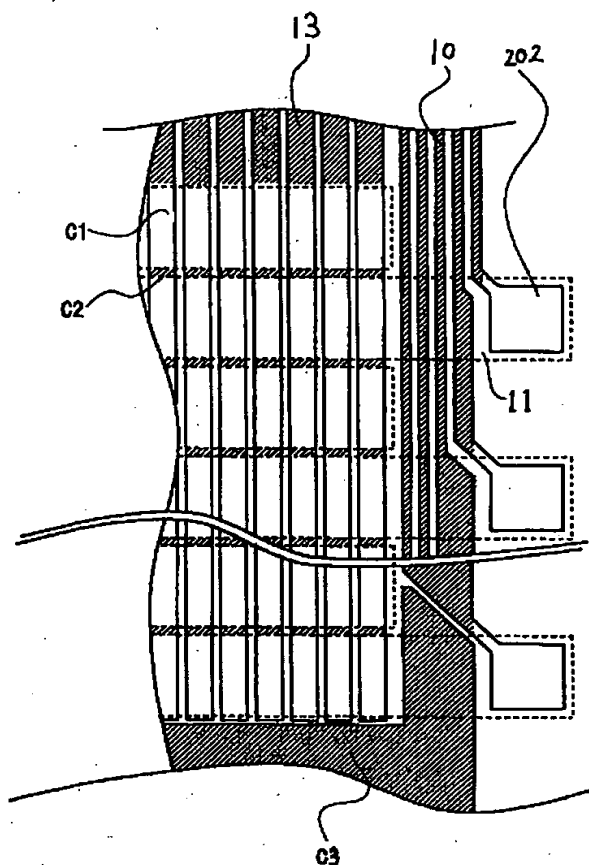


【図6】

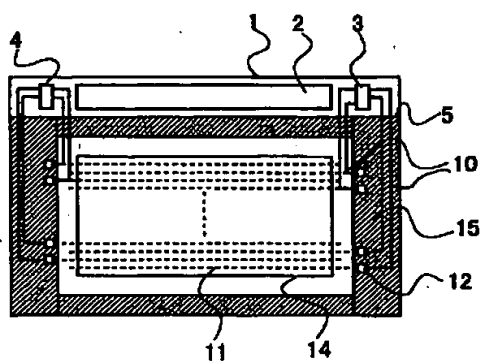


(11)

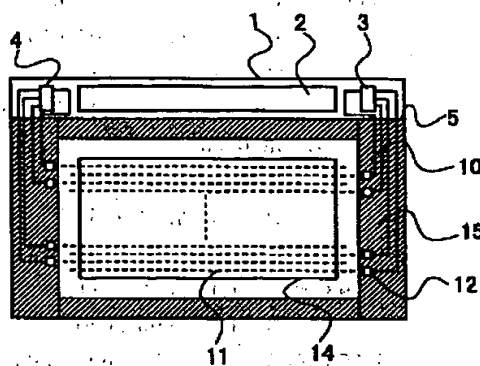
【図 7】



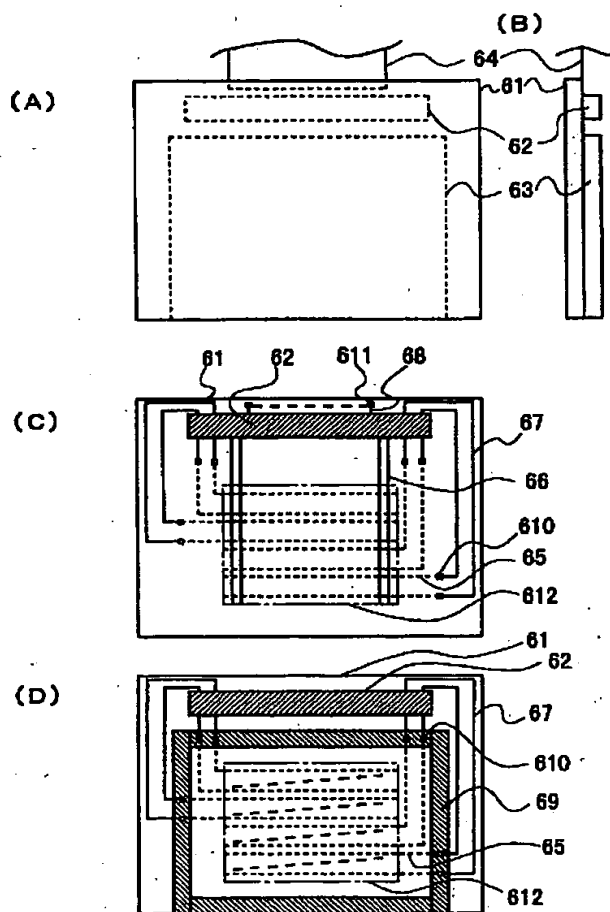
【図 9】



【図 8】



【図 10】



フロントページの続き

(51) Int. Cl. 7  
H 0 4 N 5/66

識別記号  
1 0 2

F. I  
H 0 4 N 5/66

テーマコード\* (参考)  
1 0 2 A

(12)

Fターム(参考) 2H088 EA02 EA16 EA22 FA03 FA04  
HA05 HA06 HA14 MA20  
2H091 FA34X FA34Y FA34Z FB02  
FB08 FD02 FD04 GA02 GA09  
LA11 LA30 MA10  
2H092 GA31 GA38 GA40 GA44 GA45  
GA46 GA50 GA51 GA58 GA59  
GA60 JA01 JB22 JB23 JB25  
JB31 JB32 JB34 JB51 NA25  
PA01 PA04 PA09 RA10  
2H093 NC07 NC09 NC10 NC11 NC12  
NC21 ND42 NE03 NG20  
5C058 AA07 AA08 AB01 AB06 BA08